

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-147426
 (43)Date of publication of application : 06.06.1995

(51)Int.Cl. H01L 31/108
 G11C 11/42
 H01L 27/15
 H01L 29/43

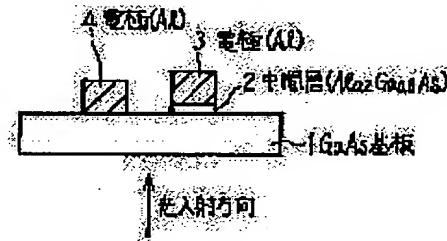
(21)Application number : 05-292318 (71)Applicant : NEC CORP
 (22)Date of filing : 24.11.1993 (72)Inventor : FUJIEDA SHINJI

(54) SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To provide a semiconductor device which has an element that has both light receiving function and storing function by providing an electrode by successively laminating a middle layer formed of a specific compound semiconductor thin film and a metal film on a semiconductor substrate.

CONSTITUTION: An electrode 3 which has a metal/semiconductor structure is formed on a semiconductor substrate 1 as a light receiving and storing element on a semiconductor substrate 1. Then, a compound semiconductor thin film whose stoichiometry ratio is not one, not containing excess element deposition, is inserted between the metal/semiconductor structured electrode 3 and the semiconductor substrate 1 as a middle layer 2. The material of the compound semiconductor to be the middle layer 2 can be the same or different from that of the semiconductor of the substrate 1, and it can be either single crystal or non-single crystal. Thus, a semiconductor device provided with metal/ semiconductor junction that has both light receiving function and storing function is provided.



LEGAL STATUS

[Date of request for examination] 29.03.1994
 [Date of sending the examiner's decision of rejection] 08.04.1997
 [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
 [Date of final disposal for application]
 [Patent number]
 [Date of registration]
 [Number of appeal against examiner's decision of rejection]
 [Date of requesting appeal against examiner's decision of rejection]
 [Date of extinction of right]

を0、5～10nmとする。成長後、表面導通性向上のためAs₄を照射しながら450°Cで5分間熱処理する。

これにより、濃度約10¹⁹cm⁻³の、伝導帯下0.7～0.9eVのAs₄アンチサイト欠陥部位を持つ中間層2が形成される。この上に金属でA₁膜をMBE成長させたのち、このA₁膜を通常のリソグラフィにより整型し電極3、4とされたMSMダイオードが得られる。

[0010] 尚、基板や中間層及び電極を他の材料から構成しても同じ配線機能を有するダイオードを形成することができる。図1を用いて適用例を説明する。

10

[0011] 第1の適用例としては図1において、(1)0.0Ga₃As基板1上にG_aA_s遮断G_a電極G_aとAs₄導体の中間層2を形成後、その上にTiNからなる電極を構成する。金属でG_aA_s基板1の表面にArイオンを加速電圧50～100Vで1×10¹⁴cm⁻²照射し、基板を450°Cで5分間熱処理する。これにより、濃度10¹⁸～10¹⁹cm⁻³の低電子密度上0、4～0.6eVのAs₄アンチサイト欠陥部位を持つ、厚さ1～3nmの中間層が形成される。この上に金属でTiNをスベント熱処理する。TiNをリソグラフィにより整型し電極とすればMSMダイオードが得られる。

[0012] 第2の適用例としては図1において、(1)0.0InP基板上にG_a遮断G_a電極G_aとAs₄導体の中間層2を形成後、成長させ、厚さを0.5～5nmとする。成長後、表面導通性向上のためAs₄を照射させずに450°Cで5分間熱処理する。これにより、濃度約10¹⁹cm⁻³の、低電子密度上0、4～0.6eVのAs₄アンチサイト欠陥部位を持つG_aA_s中間層5が形成される。この上に金属でA₁をMBE成長させりリソグラフィにより整型し電極とすればMSMダイオード

が得られる。

[0013] 図2は本発明の第2の実施例の断面図である。図2において、G_aA_s基板1上に第1の実施例と同じ様のAs₄遮断A₁、G_a、A_sの中間層2を形成後、S_iN_x膜5を厚さ0.5～3nmスベント熱処理せ後縫性膜を形成したのち、A₁を蒸着する。これを整形して、中間層2 AとA₁電極3 Aが分離された第1の電極を作製したもの、S_iN_x膜6を含まない第2のA₁電極4 Aを形成する。

[0014] このように第2の実施例では、絶縁性薄膜としてS_iN_x膜5の間に第5の導入部により、電極3 Aを順次A₁スレーブ部を光照射により露呈する事を込み過程での中間層2 Aから電極3 Aへのキャリア流入が阻止められ、中間層2 A内の部位にキャリアが捕獲される割合が増加する。また、書き込み後露呈込みまでに生じうるキャリア再放出過程のうち、電極3 Aへのトンネル過程が阻まれる。したがって、本第2の実施例では第1の実施例にくらべ電極保持性が改善される。

10015]

[0015] 「発明の効果」以上説明したように本発明によれば、受光と記憶の機能を同時に持つ金属性／半導体接合を有する半導体装置が得られる、OLEDの高集積化が可能になるという効果がある。

【図面の筋出部記載】
[図1] 本発明の第1の実施例の断面図。
[図2] 本発明の第2の実施例の断面図。

【符号の説明】

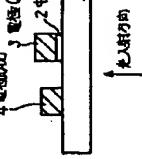
1 G_aA_s 基板

2 中間層

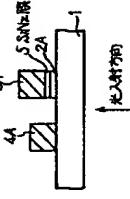
3 3 A 電極

4 4 A 電極

5 S_iN_x 膜



〔図1〕



〔図2〕

(4)

フロントページの巻き

F1
識別記号 施設登録番号
H01L 29/43
(6) Int.Cl.
F1

技術表示箇所